

Electronic Complements
 Regular exam
 14 January 2013, 9-12
 (Duration: 3 hours)

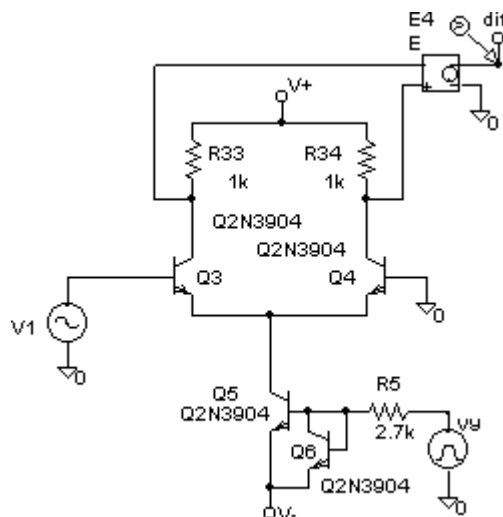


MIEET 5º ano

- Write your name, student number and course on all sheets you hand in.
- Talking is not allowed. If you do it, your exam will be canceled. Switch off your cellular telephone.
- If you give up, write "I Desist" on the exam sheet and hand it in.
- The exam has 4 questions and the maximum score for each is written in brackets.
- Write legible.
- Good luck!

Question 1 (5)

The circuit below is an analog multiplier.

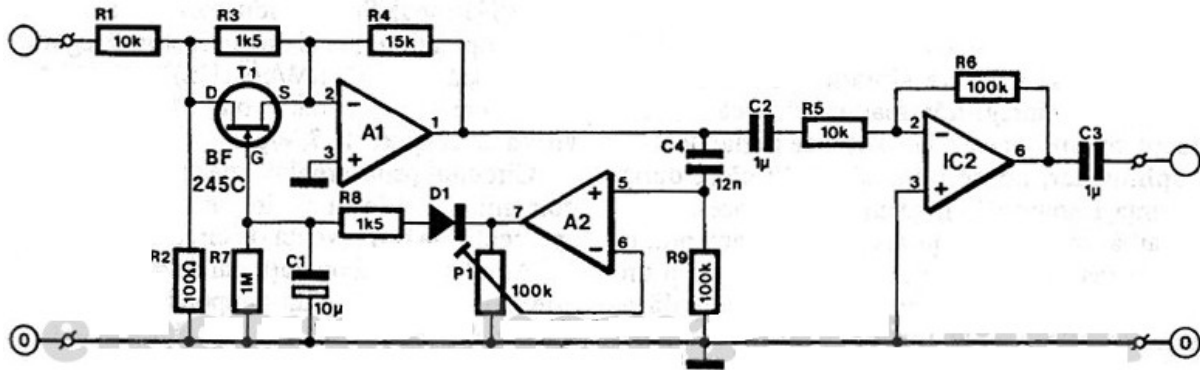


- How many quadrants does the multiplier circuit have?
- Explain how the circuit works and find an expression for V_o ('dif') if the top-right box is a 100-times differential amplifier.

Question 2 (5)

The image below shows an Automatic Gain Control (AGC) circuit, amplifying from left to right.

Identify the functions of the various parts of the circuit. Explain how the circuit works. What are the time constants for increasing and decreasing the overall gain?



(<http://www.electroschematics.com/2132/automatic-gain-control/>)

NB: supply voltages: ± 15 V. The transistor T1 is an n-channel normally-on silicon FET:

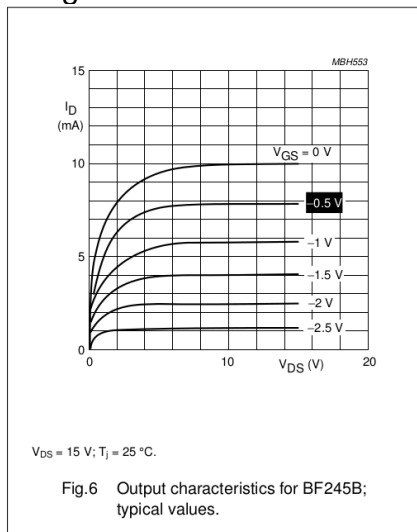


Fig.6 Output characteristics for BF245B; typical values.

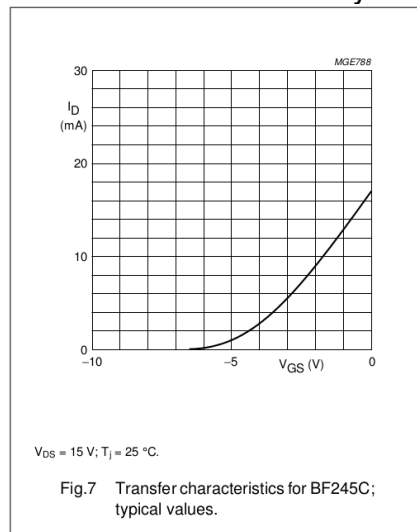


Fig.7 Transfer characteristics for BF245C; typical values.

(From NXP BC245 datasheet)

Question 3 (6)

A phase-locked loop (PLL), supplied with 5 volt and 0, has the following parameters:

Phase-detector/phase comparator (PD): $K_d = 1$ V

Filter: Low-pass filter (LPF) with $C = 1$ nF, $R = 1$ k Ω

Voltage-controlled oscillator (VCO): $K_o = 2$ kHz/V, $f_0 = 100$ kHz for $V_i = 0$.

K_v is defined as the product of K_d and K_o .

a) Derive an expression for the closed-loop transfer function of the phase,

$$H(s) \equiv \frac{\theta_o(s)}{\theta_i(s)}$$

Consider now first the PLL without the LPF filter

b) What is the cut-off frequency? (What modulation frequency of the input frequency will still be visible at the output?)

c) If the input frequency suddenly changes from 110 kHz to 100 kHz, what is the response at the output? (output of PD). Draw schematic plots of the signal at relevant points of the circuit.

d) Determine if the PLL with and without the LPF filter circuit is stable or not. Demonstrate this with equations and plots.

Question 4 (4)

Give an example of a phase-detector and how it works? What is the sensitivity of this PD?

----- end -----

Complementos de Electrónica
Exame época normal
9 de Janeiro de 2014, 9-12
(Duração: 3 horas)



UNIVERSIDADE DO ALGARVE

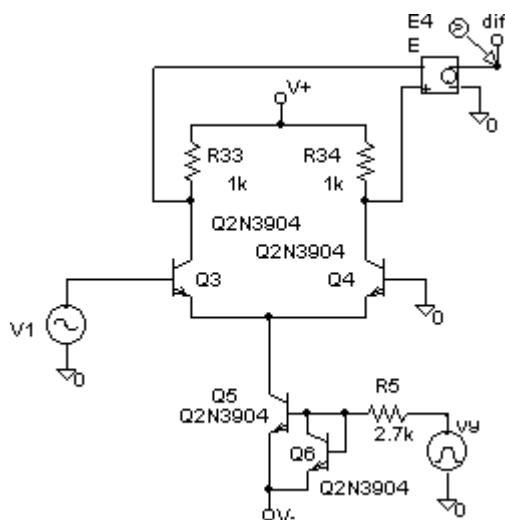


Universidade do Algarve
MIEET

- Escreva o seu nome, nº de aluno e curso em todas as folhas que entregar.
- Não é permitido falar com os colegas durante o exame. Se o fizer, terá a prova anulada. Desligue o telemóvel.
- Caso opte por desistir, escreva “Desisto”, assine e entregue a prova.
- O exame tem 4 perguntas e a cotação de cada aparece entre parêntesis.
- Faça letra legível.
- Boa sorte!

Pergunta 1 (5)

O circuito abaixo é um multiplicador analógico.

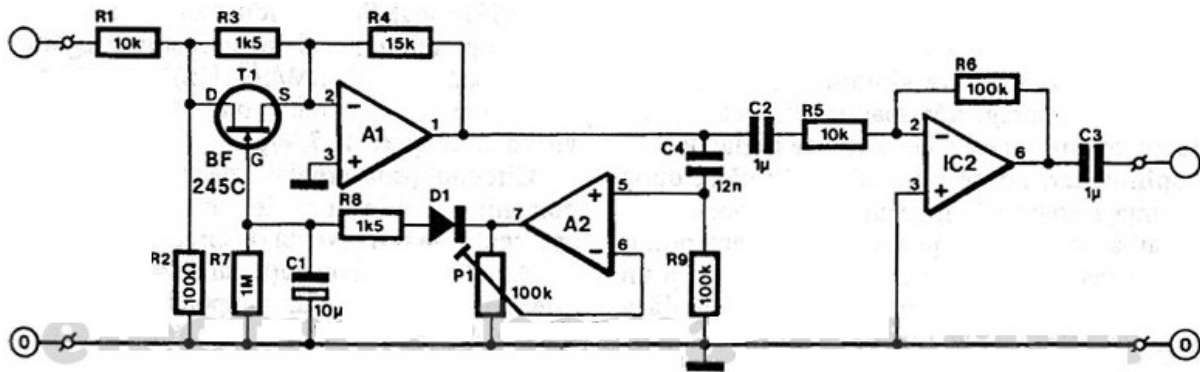


- Quantos quadrantes tem o multiplicador?
- Explique o funcionamento do circuito e dê uma expressão para V_0 ('dif') se a caixa for um amplificador diferencial 100-vezes.

Pergunta 2 (5)

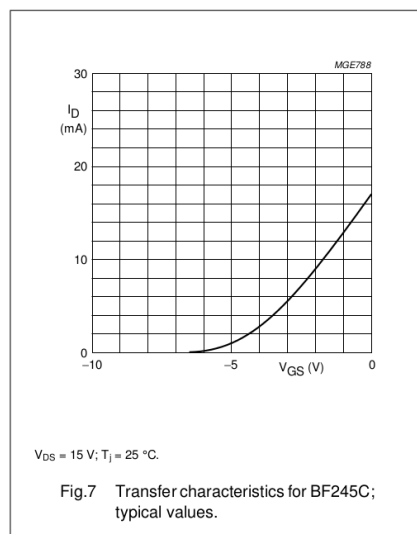
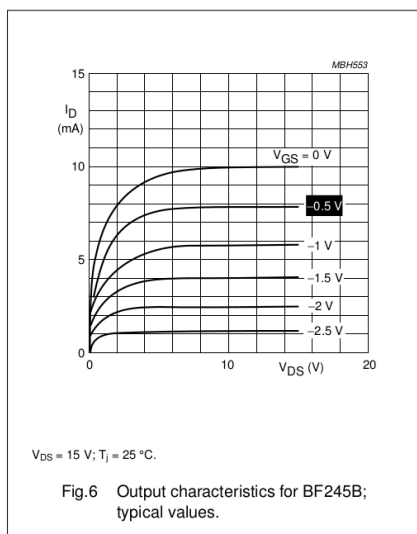
A imagem abaixo mostra um circuito de ganho automático (*Automatic Gain Control*, AGC), amplificando do lado esquerdo para o lado direito.

Identifique as funções das várias partes do circuito. Explique como funciona o circuito. Quais são os tempos característicos para aumentar e diminuir o ganho geral?



(<http://www.electroschematics.com/2132/automatic-gain-control/>)

Nota: As alimentações são de ± 15 V. O transistor T1 é um n-channel normally-on silicon FET:



(From NXP BC245 datasheet)

Pergunta 3 (6)

Uma *phase-locked loop* (PLL), alimentada por 5 volt and 0, tem os seguintes parâmetros:

Detector de fase/comparador de fase (PD): $K_d = 1$ V

Filtro: Passa baixos (LPF) com $C = 1$ nF, $R = 1$ k Ω

Voltage-controlled oscillator (VCO): $K_o = 2$ kHz/V, $f_0 = 100$ kHz para $V_i = 0$.

K_v é definido como o produto de K_d e K_o .

a) Dê uma expressão para a função de transferência da fase em malha fechada,

$$H(s) \equiv \frac{\theta_o(s)}{\theta_i(s)}$$

Considere agora a PLL sem o filtro LPF.

b) Que é a frequência de corte? (Qual frequência de modulação ainda será visível na saída da PLL?)

- c) Se a frequência na entrada de repente muda de 110 kHz para 100 kHz, qual será a resposta na saída? (da PD). Faça esboços dos sinais em pontos relevantes do circuit.
- d) Determine se a PLL é estável com o filtro LPF. Prova isso com plots e equações.

Pergunta 4 (4)

Dê um exemplo de um detector de fase e explique como esse funciona? Qual a sensibilidade K_d desse PD?

----- fim -----